

明細書

半導体装置及びその作製方法

5 技術分野

本発明は、薄型で軽量である半導体装置を作製する方法に関する。具体的には、有機樹脂部材又はプラスチック基板上に半導体装置を作製する方法に関する。本発明において、半導体装置とは、非晶質半導体膜を活性領域に有する半導体素子及び結晶質半導体膜を活性領域に有する半導体素子を含む半導体装置であって、具体的には、光センサ素子、光電変換装置、太陽電池等を有する半導体装置である。

背景技術

光センサは、ファクシミリ、複写機、ビデオカメラ、デジタルスチルカメラ等映像を電気信号に変換するためのセンサとして広い分野で使用されている。光センサの材料としては、おもに半導体を用いており、半導体の材料の代表例としてシリコンが挙げられる。シリコンを用いた光センサには、単結晶シリコン又はポリシリコン膜を用いるものとアモルファスシリコン膜を用いるものがある。単結晶シリコンまたはポリシリコン膜を用いる光センサは、800nm付近の赤外領域において感度が最も高く、1100nm近傍まで感度を有してしまう。このため、赤外領域のスペクトラムをほとんど含まない白色蛍光灯と、紫外領域から赤外領域まで幅広いスペクトラムを有する太陽光とをセンシングした場合、実際の照度は同じでも各々の光の

検知結果が異なる、という問題がある。

一方、アモルファスシリコンを用いる光センサは、赤外領域の光に対してほとんど感度がなく、可視光領域の波長の中央である500～600nm近傍において感度が最も高く、人間の視感度に近似したセンシング特性を有する。このため、光セ

5 ンサとしては、アモルファスシリコンを用いたものが好ましい。

アモルファスシリコンを利用する光センサとしては、1)抵抗型 2)ダイオード型に大きく分けることができる。抵抗型は、トランジスタとしての増幅作用があるために大きい電流を得ることができるが、増幅して発生する光電荷が多いため光が遮断された後も、増幅された光電荷が消滅されないために応答速度が悪く、また光の

10 明暗によるダイナミックレンジが小さい。

一方、ダイオード型光センサは、アモルファスシリコン内に空乏層が広がり、光が入射された時に発生する光電荷を検出しやすく、増幅作用がないために応答速度が速く、光の明暗によるダイナミックレンジが大きい。しかし、光電荷による電流が小さいため、電荷保持用としてのキャパシタまたは光電荷を増幅して出力する

15 素子が必要になる。

光センサで検出した電流を時分割で出力信号として増幅して出力する素子(以下、増幅素子と示す。)としては、単結晶半導体(主にシリコン半導体)の電界効果トランジスタを用いるベアIC型と、チャネル形成領域に薄膜のアモルファスシリコン膜あるいはポリシリコン膜を用いた薄膜トランジスタを用いるTFT型とがある。

20 IC型光センサは、増幅素子としての速度ならびに信頼性が高いが、光センサと同数のベアチップICが必要になるために、コストが非常に高い。また、アモルファスシリコンなどの光電変換素子(光電変換層)を形成する基板と、ベアICチップと

の双方が必要になるために、プリント配線基板等の設置基板における占有面積が広くなり、光センサを搭載した電子機器の小型化の障害要因になる。

- 一方、TFT型光センサは、増幅素子であるTFTの活性領域と光電変換素子の光電変換層とを、同一基板上に形成することができるため、プリント配線基板等の
- 5 設置基板に占める面積を狭めることができ、この結果、光センサを搭載した電子機器の小型化が容易である。また、単結晶シリコンを用いたIC型光センサと比較してコストが安価である。また、ポリシリコン膜を用いたTFTは、アモルファスシリコン膜を用いたTFTよりもの電気特性が高いため、増幅素子としての高速応答が可能である。このため、増幅素子をポリシリコン膜を用いたTFTで形成することにより、
- 10 微弱な光電流をも検出するのに有効である。(例えば、特開平6—275808号公報(第3—4頁、第1図))。

- しかしながら、特開平6—275808号公報に示されるような、ポリシリコン膜で活性領域が形成されるTFTを増幅素子に用いる光センサは、その作製プロセスから、基板の種類に制約があり、代表的には、シリコンの結晶化温度又は活性化温
- 15 度に耐えうる基板、たとえば石英、ガラス等しか用いることができなかった。これは、シリコンの結晶化又は活性化に、比較的高い温度(例えば、500℃以上)の加熱工程が必要とされるためである。これらの基板は、膜厚が厚いため、光センサの部品容積、及び重量が増大してしまうという問題が生じていた。

- また、ガラス等には可撓性がないため、光センサの設置場所は平坦な部分、
- 20 具体的にはプリント配線基板上であり、設置場所に制限があった。このため、軽量で薄く、好ましくは可撓性を有するプラスチック等を光センサの基板に用いる試みがなされている。しかしながら、プラスチックは、軽量で薄いが耐熱温度の低く、こ

の基板上にポリシリコン膜で活性領域が形成されるTFTを形成することが困難であるという問題があった。

5 以上の問題を鑑み、本発明は、軽量で薄く、好ましくは可撓性を有する基板又は有機部材上に、ポリシリコン膜で活性領域が形成される半導体素子、及びアモルファスシリコン膜で活性領域が形成される半導体素子を有する半導体装置、代表的には光センサ、光電変換素子、太陽電池素子を有する半導体装置を作製することを課題とする。

発明の開示

10 本発明は、第1の基板上に金属膜、絶縁膜及び第1の非晶質半導体膜を順に形成し、前記第1の非晶質半導体膜を結晶化し、結晶化された半導体膜を活性領域に用いて第1の半導体素子を形成し、前記第1の半導体素子上に支持体を接着し、前記金属膜と前記絶縁膜との間で剥離し、前記剥離された絶縁膜に第2の基板を接着し、前記支持体を剥離したのち、前記第1の半導体
15 素子上に第2の非晶質半導体膜を形成し、前記第2の非晶質半導体膜を活性領域に用いる第2の半導体素子を形成することを特徴とする半導体装置の作製方法である。

また、第1の基板上に金属膜、絶縁膜及び第1の非晶質半導体膜を順に形成し、前記第1の非晶質半導体膜を結晶化し、結晶化された半導体膜を活性
20 領域に用いて第1の半導体素子を形成し、第2の非晶質半導体膜を形成し、前記第2の非晶質半導体膜を活性領域に用いる第2の半導体素子を形成し、前記第1の半導体素子及び第2の半導体素子上に支持体を接着し、前記金属

膜と前記絶縁膜との間で剥離することを特徴とする半導体装置の作製方法としてもよい。

また、第 1 の基板上に金属膜、絶縁膜及び第 1 の非晶質半導体膜を順に形成し、前記第 1 の非晶質半導体膜を結晶化し、結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成し、第 2 の非晶質半導体膜を形成し、前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成し、前記第 1 及び第 2 の半導体素子上に支持体を接着し、前記金属膜と前記絶縁膜との間で剥離し、前記剥離された絶縁膜に第 2 の基板を接着したのち、前記支持体を剥離することを特徴とする半導体装置の作製方法としてもよい。

- 10 また、第 1 の基板上に金属膜、絶縁膜及び第 1 の非晶質半導体膜を順に形成し、前記第 1 の非晶質半導体膜を結晶化し、結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成し、前記第 1 の半導体素子上に粘着剤を用いて支持体を接着し、前記金属膜と前記絶縁膜との間で剥離し、前記剥離された絶縁膜に接着剤を用いて第 2 の基板を接着し、前記粘着剤を除去して前記支持体を剥離したのち、前記第 1 の半導体素子上に第 2 の非晶質半導体膜を形成し、前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成することを特徴とする半導体装置の作製方法としてもよい。

- 20 また、第 1 の基板上に金属膜、絶縁膜及び第 1 の非晶質半導体膜を順に形成し、前記第 1 の非晶質半導体膜を結晶化し、結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成し、第 2 の非晶質半導体膜を形成し、前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成し、前記第 1 の半導体素子及び第 2 の半導体素子上に粘着剤を用いて支持体を

接着し、前記金属膜と前記絶縁膜との間で剥離することを特徴とする半導体装置の作製方法としてもよい。

- また、第１の基板上に金属膜、絶縁膜及び第１の非晶質半導体膜を順に形成し、前記第１の非晶質半導体膜を結晶化し、結晶化された半導体膜を活性領域に用いて第１の半導体素子を形成し、第２の非晶質半導体膜を形成し、前記第２の非晶質半導体膜を活性領域に用いる第２の半導体素子を形成し、前記第１及び第２の半導体素子上に粘着剤を用いて支持体を接着し、前記金属膜と前記絶縁膜との間で剥離し、前記剥離された絶縁膜に接着剤を用いて第２の基板を接着したのち、前記粘着剤を除去することで前記支持体を剥離
- 5
- 10
- することを特徴とする半導体装置の作製方法としてもよい。

上記の半導体装置の作製方法において、前記金属膜及び前記絶縁膜の間に金属酸化物が形成される特徴を有する。

- 上記の半導体装置の作製方法において、前記金属膜と前記絶縁膜との間での剥離は前記金属膜と前記金属酸化膜との間、前記金属酸化膜内、又は前記
- 15
- 金属酸化膜と前記絶縁膜との間で起こる特徴を有する。

上記の半導体装置の作製方法において、前記第１の非結晶質半導体膜及び前記第２の非結晶質半導体膜は水素を含む特徴を有する。

上記の半導体装置の作製方法において、前記第１の半導体素子は、薄膜トランジスタである特徴を有する。

- 20
- の半導体装置の作製方法において、前記第２の半導体素子は、ダイオード又は薄膜トランジスタである特徴を有する。

上記の半導体装置の作製方法において、前記結晶化は前記第１の非晶質半

導体膜中の水素を放出または拡散する温度以上で行う加熱処理により行う特徴を有する。

上記の半導体装置の作製方法において、前記金属膜は、W、Ti、Ta、Mo、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Irから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層、またはこれらの金属または混合物の積層である特徴を有する。

上記の半導体装置の作製方法において、前記絶縁膜は、酸化シリコン膜、酸化窒化シリコン膜、又は金属酸化膜である特徴を有する。

10 上記の半導体装置の作製方法において、前記第2の基板は、プラスチック基板又は有機樹脂部材である特徴を有する。

上記の半導体装置の作製方法において、前記半導体装置は、光センサ、光電変換素子又は太陽電池を有することを特徴とする。

また、他の発明は粘着剤上に結晶質半導体膜を活性領域に用いる第1の半導体素子及び非晶質半導体膜を活性領域に用いる第2の半導体素子を有することを特徴とする半導体装置である。

また、プラスチック基板上に結晶質半導体膜を活性領域に用いる第1の半導体素子及び非晶質半導体膜を活性領域に用いる第2の半導体素子を有することを特徴とする半導体装置としてもよい。

20 また、粘着剤上に結晶質半導体膜を活性領域に用いる第1の半導体素子及び非晶質半導体膜を活性領域に用いる第2の半導体素子を有し、前記第1の半導体素子及び前記第2の半導体素子は電氣的に接続されていることを特

徴とする半導体装置としてもよい。

また、プラスチック基板上に結晶質半導体膜を活性領域に用いる第１の半導体素子及び非晶質半導体膜を活性領域に用いる第２の半導体素子を有し、前記第１半導体素子及び前記第２半導体素子は電氣的に接続されているこ

5 とを特徴とする半導体装置としてもよい。

上記の半導体装置において、前記粘着剤には離型紙が設けられていることを特徴とする。

上記の半導体装置において、前記第１の半導体素子は、薄膜トランジスタであることを特徴とする。

10 上記の半導体装置において、前記第２の半導体素子は、ダイオード又は薄膜トランジスタであることを特徴とする。

上記の半導体装置において、前記半導体装置は、光センサ、光電変換素子又は太陽電池素子を有することを特徴とする。

(発明の効果)

15 本発明により、プラスチック基板上にポリシリコン膜を活性領域に有する半導体素子及びアモルファスシリコン膜を活性領域に有する半導体素子を含む半導体装置を形成することができる。すなわち、ポリシリコン膜で活性領域が形成されるTFTとアモルファスシリコン膜で活性領域が形成されるダイオードを有する光センサ、光電変換素子、太陽電池素子等を作製することができる。

20 本発明により作製した半導体装置は、プラスチック基板上に形成されているため、従来のものと比べて軽量で薄型化が可能である。

また、半導体装置が光センサ又は光電変換装置の場合、光電変換素子で検出

した信号を、ポリシリコン膜を活性領域に有するTFTで形成された増幅素子で増幅することができるため、センサの受光面積が小さくても微弱な可視光の検出が可能である。

- さらに、プラスチック基板を用いているため、薄型化が可能となり、設置場所の選
- 5 択性が増加するため、実装基板の面積を縮小することが可能であると共に、光センサ、光電変換素子、または太陽電池素子の受光面積を拡大することが可能となる。

図面の簡単な説明

- 図1は、本発明の実施の形態1を示す図である。
- 10 図2は、本発明の実施の形態2を示す図である。
- 図3は、本発明の実施例1を示す図である。
- 図4は、本発明の実施例1を示す図である。
- 図5は、本発明の実施例3を示す図である。
- 図6は、本発明の実施例3を示す図である。
- 15 図7は、本発明の実施例3を示す図である。
- 図8は、本発明の実施例1を示す図である。
- 図9は、本発明の実施例2を示す図である。
- 図10は、本発明の実施例2を示す図である。
- 図11は、本発明の半導体装置の実装方法を示す図である。

20

発明を実施するための最良の形態

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発

明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は本実施の形態の記載内容に限定して解釈されるものではない。

5 (実施の形態1)

本実施の形態では、プラスチック基板上にアモルファスシリコン膜を活性領域に有する半導体素子及びポリシリコン膜を活性領域に有する半導体素子を含む半導体装置の作製方法に関して図1を用いて述べる。

- 始めに、基板101上に金属膜102を形成する。金属膜102としては、W、Ti、Ta、Mo、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Irから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層、またはこれらの積層、或いは、これらの窒化物の単層、またはこれらの積層を用いればよい。金属膜102の膜厚は10nm～200nm、好ましくは50nm～75nmとする。
- 次に、金属膜102上に絶縁膜103を形成する。このとき、金属膜102と絶縁膜103との間にアモルファス状態の金属酸化膜100が2nm～5nm程度形成される。後の工程で剥離する際、金属酸化膜100中、または金属酸化膜100と絶縁膜103との界面、または金属酸化膜100と金属膜102との界面で分離が生じる。絶縁膜103としては、スパッタリング法又はプラズマCVD法により、酸化シリコン、酸化窒化シリコン、金属酸化材料からなる膜を形成すればよい。絶縁膜103の膜厚は、金属膜102の2倍以上、好ましくは、150nm～200nmであることが望ましい。

次に、絶縁膜103上に、少なくとも水素を含む材料の膜を形成する。少なくとも水素を含む材料の膜としては、半導体膜または窒化物膜等を用いることができる。本実施の形態では、半導体膜を形成する。この後、水素を含む材料の膜中に含まれる水素を拡散するための熱処理を行う。この熱処理は410℃以上であればよく、結晶性半導体膜の形成プロセスとは別途行ってもよいし、兼用させて工程を省略してもよい。例えば、水素を含む材料膜として水素を含むアモルファスシリコン膜を用い、加熱してポリシリコン膜を形成する場合、結晶化させるため500℃以上の熱処理を行えば、ポリシリコン膜を形成すると同時に水素の拡散を行うことができる。

- 10 次に、公知の手法により、ポリシリコン膜を所望の形状にエッチングし、TFTを形成する。図1(A)のTFT104においては、ソース領域、ドレイン領域、及びチャンネル形成領域を有するポリシリコン膜105、ポリシリコン膜を覆うゲート絶縁膜、ポリシリコン膜のチャンネル形成領域上に形成されたゲート電極106、層間絶縁膜119を介してソース領域及びドレイン領域に接続されたソース電極107及びドレイン電
- 15 極108を有する。なお、層間絶縁膜119は、ソース電極、ドレイン電極とゲート電極とを絶縁する絶縁膜の複数の絶縁膜で形成されている。

- 次に、層間絶縁膜119上にTFTのソース電極107上に接続する光電変換素子を形成する。本実施の形態では、光電変換素子としてダイオードを形成する。まず始めに、ソース電極107に接続する第1の電極110を形成し、その上に光電変換
- 20 層であるアモルファスシリコン膜111及び第2の電極112を形成する。この後、アモルファスシリコン膜111及び第2の電極112を所望の形状にエッチングしてダイオードを形成する。この後、ダイオードの第2の電極に接続する配線113を形成す

るとともに、ドレイン電極108に接続され、かつ出力端子に接続される配線114を形成する。

次いで、半導体膜を固定する支持体となる第2の基板115を粘着剤116で貼りつける。なお、第2の基板115は、第1の基板101よりも剛性の高い基板を用いることが好ましい。代表的には、第2の基板115としてガラス基板、石英基板、金属基板、セラミックス基板、プラスチック基板を適宜使用することができる。また、粘着剤116としては、有機材料からなる粘着剤を用いればよい。このとき、粘着剤の一部に平坦化層を形成しても良い。本実施の形態では、平坦化層として、有機材料からなる粘着剤に水溶性樹脂116aを塗布し、その上に両面が反応剥離型粘着剤で覆われた部材116b(以下、両面シートと記す。)を接着してTFT104及びダイオード(110~112)と第2の基板115を接着してもよい。この接着方法を用いることで、後の剥離工程を比較的小さな力で行うことができる。有機材料からなる粘着剤としては、反応剥離型粘着剤、熱剥離型粘着剤、紫外線剥離型粘着剤等の光剥離型粘着剤、嫌気剥離型粘着剤などの各種剥離型粘着剤が挙げられる。

図1(B)において、第1の基板101及びそれに形成された金属膜102を剥離体150と呼ぶ。また、絶縁膜103からダイオードの第2の電極に接続する配線113及び外部端子に接続される配線114までの層を積層体151という。

次いで、第1の基板101の金属膜102と絶縁膜103とを、物理的手段により引き剥がす。物理的力とは、例えば、人間の手、くさび等の鋭利な端部を有する部材を用いた負荷、ノズルから吹付けられるガスの風圧、超音波等の比較的小さな力である。金属酸化膜100内、絶縁膜103と金属酸化膜100の界面又は金属

酸化膜100と金属膜102との界面で剥離が生じ、剥離体150と積層体151とを、比較的小さな力で引き剥がすことができる。こうして、積層体151を剥離体150から分離することができる。

次いで、図1(C)に示すように、接着剤118で第3の基板117と絶縁膜103
5 (すなわち積層体151)とを接着する。第3の基板117としては、プラスチック基板、または有機樹脂で形成される部材を用いる。プラスチック基板としては、PET(ポリエチレンテレフタレート)、PEN(ポリエチレンナフタレート)、PES(ポリエーテルサルファイド)、ポリプロピレン、ポリプロピレンサルファイド、ポリカーボネート、ポリエーテルイミド、ポリフェニレンサルファイド、ポリフェニレンオキサイド、ポリサルフォ
10 ン、またはポリフタルアミドからなるプラスチック基板を用いることが好ましい。

接着剤118としては、有機材料からなる粘着材116による第2の基板115と被剥離層151との密着性よりも、絶縁膜103を含む積層体151と第3の基板117との密着性のほうが高い材料であることが重要である。

接着剤118としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接
15 着剤等の光硬化型接着剤、嫌気硬化型接着剤などの各種硬化型接着剤が挙げられる。

なお、上記工程に代えて、絶縁膜103に粘着剤を設けてもよい。この場合、粘着剤が他の部材と接着しないように離型紙(剥離紙、即ちセパレーター等の基材片面又は両面に剥離面を有するシート)を設けてもよい。剥離紙を剥がせば、
20 意の部材に接着することが可能であるため、基板を必要とせず、さらに半導体装置を薄くすることが可能である。

次に、図1(D)に示すように積層体151から粘着材116及び第2の基板115を

剥離する。有機材料からなる粘着剤116を、熱反応、光反応、湿度による反応、または化学反応(例えば、水、酸素等を用いて粘着力を低下させる)させて、有機材料からなる粘着材116及び第2の基板115を積層体151から剥離する。

以上の工程により、図1(E)に示すように、プラスチック基板117上に、ポリシリコン膜からなるTFTとアモルファスシリコン膜からなる素子、本実施の形態ではダイオードを有する半導体装置を形成することができる。

次に、本発明をプリント配線基板に実装する方法を図11を用いて述べる。なお、図1と同じの部位は同じ符号を用いて説明する。

図11(A)は、本実施の形態により形成した半導体装置をレーザ光を用いたレーザカット、又はダイジングにより分割したものの上面図である。本実施の形態により作製した半導体装置1100の表面には、配線113、114、1101、及び該配線をプリント配線基板上に形成された配線と電気的に接続するための接続配線1102～1104が形成されている。

図11(B)は、該半導体装置をプリント配線基板1110に実装したときの図11(A)の(イ)ー(イ)'の断面図である。プラスチック基板117上に、活性領域がポリシリコン膜からなるTFTと活性領域がアモルファスシリコン膜からなるダイオードが形成されており、配線113、114、1101(図示せず)にそれぞれ接続された接続配線1102、1103、1104(図示せず)が、半導体装置の表面端部から側面を経て裏面まで設けられている。配線113は、ダイオードの電極に接続される配線、配線114は、TFTのドレイン電極に接続される配線、配線1101は、TFTのゲート電極に接続される配線である。なお、接続配線1102～1104は、金、銅、ニッケル、白金、銀等の元素を含む導電膜であり、蒸着法又はメッキ等の公知の技術を

用いることにより形成することができる。

接続配線1102～1104は、外部端子1105、1106を介してプリント配線基板上に設けられた配線(1107、1108)と接続して実装する。なお、外部端子1105、1106は、金属(金、銀、半田等)で形成されるバンプ、又は導電性樹脂で形成されるバンプ等を用いることができる。

図11(C)及び図11(D)は、図11(A)及び図11(B)と異なる実装方法を示したものである。なお、図1、図11(A)及び図11(B)と同じの部位は同じ符号を用いて説明する。

図11(C)は、本実施の形態により形成した半導体装置をダイシングにより分割したものの上面図である。本実施の形態により作製した半導体装置1100の表面には、図1(A)と同様に配線113、114、1101が形成されており、該配線をプリント配線基板上に形成された配線と電氣的に接続するための接続配線1112～1114が形成されている。

図11(D)は、該半導体装置をプリント配線基板1110に実装したときの図11(C)の(ロ)ー(ロ)'の断面図である。プラスチック基板117上に、活性領域がポリシリコン膜からなるTFTと活性領域がアモルファスシリコン膜からなるダイオードが形成されており、配線113、114、1101にそれぞれ接続された接続配線1112～1114が、形成されている。また、該半導体装置を貫通したエッチングホール1117、1118が、トレンチエッチング等の公知の手法により形成されており、該ホールを介して、導電材1112～1114によって、配線113、114、1101と外部端子1115、1116とが電氣的に接続されている。また、外部端子1115、1116がプリント配線基板上に設けられた配線(1107、1108)と接続して実装する。なお、

導電材1112～1114及び外部端子1115、1116は、それぞれ図11(B)の導電材1102～1104、及び外部端子1105、1106と同様のものを用いて形成することができる。

5 本実施の形態で作製した半導体装置は、光センサ又は光電変換素子として機能することが可能であり、ダイオードに入射した光は、光電変換層に吸収され光電荷を形成し、この光電荷をTFTで増幅して検出する。

本実施の形態では、ダイオードの構成として、アノード電極とカソード電極の間に光電変換層を挟んだショットキー型のものを用いている。ここでは光を電気信号に変換する光電変換素子として、上記構成のダイオードに限らず、PIN型や、PN
10 型のダイオードや、アバランシェダイオード等を用いることもできる。

なお、PIN型のフォトダイオードは、p型半導体層と、n型半導体層と、p型半導体層とn型半導体層の間に挟まれたi型(真性)半導体層によって構成されている。

また、光電変換素子として、有機物から構成される光電変換層等を有するもの、
15 具体的には透明なITO電極と、その上に真空蒸着された有機顔料(ペリレン顔料:Me-PTC)と、その上に形成された金の電極等を用いても良い。

更に、光電変換素子としてアモルファスシリコンを活性領域に有するTFTを用いることもできる。

本実施の形態により作製した半導体装置は、軽量で薄い基板を用いることができるので、従来の半導体装置よりも容積を小さくすることが可能となる。この結果、
20 これらの半導体装置を用いた電子機器の小型化及び軽量化が図れる。

なお、本実施の形態では、第3の基板117としては、プラスチック基板、代表的

にはレキシブルなプラスチック基板を用いているが、これ以外にも IC チップ等が封止されたパッケージの有機樹脂等にも貼りあわせることができる。この場合、プリント配線基板に占める部品の面積を縮小することができる。すなわち、プリント配線基板の面積を縮小することができる。

5 (実施の形態2)

本実施の形態では、実施の形態1と異なる方法で、プラスチック基板、代表的には可撓性プラスチック基板上に半導体装置を作製する方法を図2を用いて述べる。

実施の形態1と同様に、図2(A)に示すように、第1の基板201上に金属膜202、絶縁膜203、及びTFT204を順次形成する。このとき、実施の形態1と同様に金属膜202と絶縁膜203との間に、アモルファス状態の金属酸化膜200が2nm～5nm程度形成される。

なお、TFT204は、ソース領域、ドレイン領域、及びチャネル形成領域を有するポリシリコン膜、ポリシリコン膜を覆うゲート絶縁膜、ポリシリコン膜のチャネル形成領域上に形成されたゲート電極、層間絶縁膜を介してソース領域及びドレイン領域に接続されたソース電極及びドレイン電極を有する。また、層間絶縁膜217は、ソース電極、ドレイン電極とゲート電極とを絶縁する絶縁膜の複数の絶縁膜で形成されている。

次に、TFT204及びその層間絶縁膜217上に有機樹脂からなる粘着材208を用いて第2の基板207を接着する。有機樹脂からなる粘着材208は、実施の形態1の粘着剤116と同様のものを用いることができる。本実施の形態では、有機材料からなる粘着剤として水溶性樹脂208aを塗布し、その上に両面が反応剥離

型粘着材で覆われた部材208b(以下、両面シートと記す。)を接着し、更にその上に第2の基板207を接着する。第2の基板207としては、実施の形態1の第2の基板115と同様のものを適宜用いることができる。

図2(B)において、第1の基板201及び金属膜202は剥離体250であり、絶縁膜203及びTFT204は積層体251である。実施の形態1と同様に金属膜202と絶縁膜203との間、即ち剥離体250と積層体251を物理的手段により引き剥がす。金属酸化膜200内、絶縁膜203と金属酸化膜200との界面又は金属酸化膜200と金属膜202との間で剥離が生じ、剥離体250と積層体251とを、比較的小さな力で引き剥がすことができる。

10 次いで、図2(C)に示すように、接着剤209で第3の基板210と絶縁膜203(すなわち、積層体251)とを接着する。第3の基板210及び接着剤209は、実施の形態1で第3の基板117及び接着剤118として用いたものと同様のものを用いることができる。

15 なお、上記工程に代えて、実施の形態1と同様に絶縁膜103に粘着剤を設けてもよい。この場合、粘着剤が他の部材と接着しないように離型紙(剥離紙、即ちセパレーター等の基材片面又は両面に剥離面を有するシート)を設けてもよい。剥離紙を剥がせば、任意の部材に接着することが可能であるため、基板を必要とせず、さらに半導体装置を薄くすることが可能である。

20 次いで、図2(D)に示すように、両面シート208bから第2の基板207を分離させたのち、両面シート208bを剥がす。なお、両面シート208bと第2の基板207とを同時に水溶性樹脂208aから剥がしてもよい。

次いで、水を用いて水溶性樹脂208aを溶かして除去する。ここで水溶性樹脂

が残っていると不良の原因となるため、ソース電極213及びドレイン電極214の表面を洗浄処理やO₂プラズマ処理で清浄な表面とすることが好ましい。

- 次に、図2(E)に示すようにソース電極213上に光電変換素子211を、ドレイン電極214上に出力端子に接続される配線212を形成する。本実施の形態では、
- 5 実施の形態1と同様にダイオードからなる光電変換素子211を形成する。ダイオードの作製方法は、公知の手法を用いればよい。

- なお、本実施の形態では、光電変換素子211にダイオードを用いたがこれに限定されるものではなく、アモルファスシリコンを活性領域に有するTFTでもよい。また、光電変換素子211として、有機物から構成される光電変換層等を有するもの、
- 10 具体的には透明なITO電極と、その上に真空蒸着された有機顔料(ペリレン顔料:Me-PTC)と、その上に形成された金の電極等を用いても良い。

以上の工程により、プラスチック基板上に、ポリシリコン膜を活性領域に有するTFTとアモルファスシリコン膜を活性領域に有する素子、本実施の形態では光電変換素子を有する半導体装置を形成することができる。

- 15 なお、本実施の形態においても、実施の形態1で示したような実装方法を適応して、プリント配線基板に本実施の形態で形成した半導体装置を実装することができる。

(実施例)

[実施例1]

- 20 本実施例では、実施の形態2の工程を用いてポリシリコン膜を活性領域に有するTFTと、アモルファスシリコン膜を活性領域に有するダイオードを含む光センサを作製する例を、図3を用いて説明する。なお、本実施例の光センサは、非蓄電型

光センサである。

図3(A)に示すように、ガラス基板(第1の基板300)上にTFT304を形成する。スパッタリング法でガラス基板上に金属膜301、ここではタングステン膜(膜厚80nm)を形成し、さらに大気にふれることなく、絶縁膜302、ここでは酸化シリコン膜(膜厚160nm)を積層形成する。このとき、タングステン膜301と酸化シリコン膜301との間に、アモルファス状態の酸化タングステン膜308が2nm~5nm程度形成される。なお、スパッタリング法では基板端面にも成膜されるため、基板端面に成膜されたタングステン膜と酸化シリコン膜とをO₂アッシングなどで選択的に除去することが好ましい。後の工程で剥離する際、タングステン膜301と酸化タングステン膜308との界面、酸化タングステン膜308内、又は酸化タングステン膜308と酸化シリコン膜302との界面で分離が生じる。

次いで、PCVD法で下地絶縁膜となる酸化窒化シリコン膜303(膜厚100nm)を形成し、さらに大気にふれることなく、アモルファスシリコン膜(膜厚54nm)を積層形成する。

次に、公知の技術(固相成長法、レーザー結晶化方法、触媒金属を用いた結晶化方法など)を用いてポリシリコン膜を形成した後、パターニングを行って所望の形状を有するポリシリコン領域を形成し、それを活性領域とするTFT304を作製する。適宜、ゲート絶縁膜の形成、ゲート電極の形成、活性領域へのドーピングによるソース領域またはドレイン領域の形成、層間絶縁膜の形成、ソース電極またはドレイン電極の形成、活性化処理などを行う。本実施例において、TFTとしてP型チャネル型TFTを形成する。

図3(A)において、第1の基板300及びそれに形成されたタングステン膜301

を剥離体350と呼ぶ。また、酸化シリコン膜302からTFT304までの層を積層体351という。

次いで、水またはアルコール類に可溶な粘着剤305を全面に塗布し、焼成する。この接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等い
5 かなるものでもよい。ここではスピコートで水溶性樹脂(東亜合成製:VL-WSH L10)からなる膜(膜厚 $30\mu\text{m}$)305を塗布し、仮硬化させたの本硬化させる。なお、水溶性樹脂を硬化する工程は、仮硬化及び本硬化の2段階に分けて硬化せず、一度に硬化しても良い。

次いで、後の剥離を行いやすくするために、タングステン膜301と酸化シリコン
10 膜302との密着性を部分的に低下させる処理を行う。密着性を部分的に低下させる処理は、剥離しようとする領域の周縁に沿ってタングステン膜301または酸化シリコン膜302にレーザー光を部分的に照射する処理、或いは、剥離しようとする領域の周縁に沿って外部から局所的に圧力を加えて酸化タングステン膜301の膜内または界面の一部分に損傷を与える処理である。具体的にはダイヤモンド
15 ペンなどで硬い針を垂直に押しつけて荷重をかけて動かせばよい。好ましくは、スクライバー装置を用い、押し込み量を $0.1\text{mm}\sim 2\text{mm}$ とし、圧力をかけて動かせばよい。このように、剥離を行う前に剥離現象が生じやすくなるような部分、即ち、きっかけをつくることが重要であり、密着性を選択的(部分的)に低下させる前処理を行うことで、剥離不良がなくなり、さらに歩留まりも向上する。なお、この工程
20 は、水またはアルコール類に可溶な粘着剤305を全面に塗布する前に行ってもよい。

次いで、両面シート306を用い、水溶性樹脂からなる接着剤305に第2の基板

307を貼り付ける。さらに、両面シートを用い、第1の基板300に第3の基板(図示しない)を貼り付ける。第3の基板は、後の剥離工程で第1の基板300が破損することを防ぐ。第2の基板307および第3の基板としては、第1の基板300よりも剛性の高い基板、例えば石英基板等を用いることが好ましい。なお、本実施例

5 において、両面シートは紫外線剥離型粘着剤を両面に有する部材である。

次いで、上記密着性を部分的に低下させた領域側から剥離させ、タングステン膜301が設けられている第1の基板300を物理的手段により引き剥がす。本実施例では、酸化タングステン膜308内で、剥離が起き、比較的小さな力(例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等)で引き剥がすことがで

10 きる。こうして、酸化シリコン膜302を含む被剥離層351を第1の基板300から分離することができる。

本実施例では、酸化シリコン膜302表面に酸化タングステンが残留しているため、これを、ドライエッチング等で除去する。なお、酸化タングステン膜は、除去しなくともよい。

15 次いで、接着剤311で第4の基板312と酸化シリコン膜302を含む被剥離層351とを接着する。接着後の状態を図3(B)に示す。接着剤311としては、両面シート306による第2の基板307と被剥離層との密着性よりも、酸化物膜302(及び被剥離層315)と第4の基板312との密着性のほうが高いことが重要である。

第4の基板312としては、ポリエチレンテレフタレート基板(PET基板)を用いる。

20 また、接着剤311としては、紫外線硬化型接着剤を用いる。

次いで、両面シート306から第2の基板307を分離させたのち、両面シート306を水またはアルコール類に可溶な粘着剤305から剥がす。

次いで、水を用いて水またはアルコール類に可溶な粘着剤305を溶かして除去する。このときの状態を、図3(C)に示す。ここで水またはアルコール類に可溶な粘着剤が残っていると、不良の原因となるため、TFTのソース電極313、ドレイン電極314の表面を、洗浄処理や O_2 プラズマ処理で清浄な表面とすることが好ましい。

次に、図3(D)に示すように、TFTのソース電極313及びドレイン電極314にそれぞれ接続する配線341、342を形成した後、層間絶縁膜を介して、TFTのゲート電極315に接続する配線343を形成する。ゲート電極に接続される配線343は、TFTの活性領域であるポリシリコン領域を覆い、遮光膜としての機能をも有することが好ましい。なお、ソース電極313に接続する配線341は、電源線(図4の406)に接続され、ドレイン電極に接続する配線342は、第2の抵抗(図4の404)及び出力端子(図4の408)に接続されている。この後、ダイオードのアノード電極344を形成する。アノード電極344は、TFTのゲート電極に接続する配線343及び第1の抵抗(図4の403)に接続されており、本実施例ではNiを含む薄膜で形成されている。

次いで、アノード電極344上に、プラズマCVD法によってP、I、N各導電層を有するシリコン膜345の成膜を行う。ここで、P、Nの導電型層は電気伝導率を上げるために微結晶層とし、I型導電層は非晶質層とし、積層されるシリコン薄膜の膜厚を800nmとする。なお、アノード電極に接する層より順にP層、I層、N層とし、N層上にカソード電極346を形成する。本実施例では、カソード電極346にITOを用いる。

次に、層間絶縁膜を介してカソード電極346に接続し、かつ電源線(図4の40

6)に接続する配線347を形成する。なお、図示していないが、TFTのソース電極に接続する配線341が電源線(図4の406)と接続する配線と、ドレイン電極と接続する配線342が第2の抵抗(図4の404)及び出力端子(図4の408)に接続する配線とが層間絶縁膜表面に露出している。

- 5 この後、異方導電性フィルム(ACF: Anisotropic Conductive Film)もしくはフレキシブルプリント基板(FPC: Flexible Printed Circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)を用いてプリント配線板と光センサの出力端子とを接続する。

図8は、本実施例を適応した電子機器のモジュールの上面図、その断面図である。

図8(A)に、パネル800が実装されたモジュールの外観図を示す。パネル800には、画素部803と、前記画素部803が有する画素を選択する走査線駆動回路804と、選択された画素にビデオ信号を供給する信号線駆動回路805とが設けられている。

- 15 またプリント基板806にはコントローラ801、電源回路802、FPC809を介して設けられた光センサ810が設けられており、コントローラ801または電源回路802から出力された各種信号及び電源電圧は、FPC807を介してパネル800の画素部803、走査線駆動回路804、信号線駆動回路805に供給される。

プリント基板806への電源電圧及び各種信号は、複数の入力端子が配置されたインターフェース(I/F)部808を介して供給される。

図8(A)における(K)－(K')の断面図を図8(B)に示す。本実施例においては、プリント基板配線との接続に FPC807を用いているため、光センサ810をプリント

基板806上に設置されたICチップ811、又はCPU等のパッケージの上に設置することができ、光センサの受光面積を拡大すると共に、プリント配線基板の面積を縮小することが可能となる。

次に、本実施例により形成される非蓄電型の光センサの回路図を、図4に示す。

- 5 図3におけるダイオード(アノード電極344、シリコン半導体膜345、カソード電極346)は、図4の401である。なお、ダイオードのカソード電極346は、電源線406に接続され、アノード電極344は、第1の抵抗403及びTFT402のゲート電極407に接続される。また、TFTのソース電極は、電源線406に接続され、ドレイン電極は出力端子408及び第2の抵抗404に接続する。ダイオード401において生
- 10 じた起電力がTFT402のゲート電極407に印加される。このとき、TFT402及び第2の抵抗404に流れる電流を、抵抗値から電圧に変換し、出力端子408及び接地電位の電圧差で検出する。

- 本実施例においては、TFT402に接続するダイオードのアノード電極344をNi、カソード電極346をITOとしたが、この構造に制限されない。アノード電極344を、
- 15 透光性を有する導電膜とし、カソード電極346を金属電極としてもよい。この場合、TFTに光が入射すると、TFTに影響を与えるので、シリコン膜の下方部に遮光膜を形成することが好ましい。

- 本実施例においては、プリント配線基板に光センサを接続するために異方導電性フィルムを用いているが、これに限るものではない。半田等の導電性を有するペーストを用いて接続することも可能である。
- 20

本実施例により形成された光センサは、活性領域がアモルファスシリコン膜で形成されたダイオードと活性領域がポリシリコン膜で形成されたTFTの増幅素子

- を有しているため、光電変換層(受光層)の面積が狭くても、即ち小型でも微弱な光を検出可能である。また、プラスチック基板上に形成されているため、従来のものと比べて軽量で薄型化が可能である。また、プリント基板配線との接続に異方導電性フィルムを用いると、プリント基板配線上に設置されたICチップ、又はCPU
- 5 等のパッケージの上に設置することができ、光センサの受光面積を拡大すると共に、プリント配線基板の面積を縮小することが可能となる。

なお、本実施例は、実施の形態2を用いているが、実施の形態1と組み合わせることも可能である。

[実施例2]

- 10 本実施例では、実施の形態2の工程を用いてポリシリコン膜を活性領域に有するTFTとアモルファスシリコン膜を活性領域に有するダイオードとで構成される光センサを作製する例を、図9を用いて説明する。なお、本実施例の光センサは蓄電型光センサであり、光センサの1画素である1ビットを複数用いることにより、ファクシミリ、スキャナ、X線等の放射線の画像を読み取ることが可能であり、高性能
- 15 且つ大面積の光電変換装置を作製することができる。

- 図9(A)に示すように、ガラス基板(第1の基板900)上に実施例1と同様に金属膜901及び絶縁膜902を形成する。本実施例では、金属膜901にタングステン膜(膜厚10nm~200nm、好ましくは50nm~75nm)を形成し、さらに大気にふれることなく、絶縁膜902、ここでは酸化シリコン膜(膜厚150nm~200nm)
- 20 を積層形成する。

次いで、PCVD法で下地絶縁膜となる酸化窒化シリコン膜903(膜厚100nm)を形成し、さらに大気にふれることなく、アモルファスシリコン膜(膜厚54nm)を積

層形成する。このとき、タングステン膜901と酸化シリコン膜902との間に、アモルファス状態の酸化タングステン膜915が2nm～5nm程度形成される。

アモルファスシリコン膜は水素を含んでおり、加熱してポリシリコン膜を形成する場合、結晶化させるため500℃以上の熱処理を行えば、ポリシリコン膜を形成する

- 5 と同時に水素の拡散を行うことができる。得られたポリシリコン膜を用いて、TFTを形成することができる。このとき、アモルファス状態の酸化タングステン膜915も結晶化される。

ここでは、公知の技術(固相成長法、レーザー結晶化方法、触媒金属を用いた結晶化方法など)を用いてポリシリコン膜を形成する。次に、ポリシリコン膜をパタ

- 10 ーニングを行って所望の形状のシリコン領域を形成し、それを活性領域とするTFT904を作製する。適宜、ゲート絶縁膜の形成、ゲート電極の形成、活性領域へのドーピングによるソース領域またはドレイン領域の形成、層間絶縁膜の形成、ソース電極またはドレイン電極の形成、活性化処理などを行う。本実施例において、TFTとしてPチャネル型TFTを形成する。

- 15 次に、TFT904のソース電極905に接続する配線907を形成する。なお、ソース電極905に接続する配線907は、ダイオードのアノード電極である。

次いで、アノード電極907上に、プラズマCVD法によってP、I、N各導電膜を有するシリコン半導体膜909の成膜を行う。ここで、P、I、N各導電層を有するシリコン半導体膜は、実施例1と同様の工程により作製することができる。こののち、シ

- 20 リコン半導体膜上にカソード電極914を形成する。本実施例では、カソード電極にITOを用いる。

次に、層間絶縁膜を介してカソード電極に接続する配線910及びTFTのドレイ

ン電極906に接続する配線908を形成する。配線910は電源線(図10(A)の1002)に接続されており、配線908は、信号配線(図10(A)1004)に接続されている。

図9(A)において、ガラス基板900及びその上に形成された金属膜901を剥離
5 体950と呼ぶ。また、酸化物膜902からダイオード及びダイオードのカソード電極に接続する配線910までの層を積層体951という。

次いで、水またはアルコール類に可溶な粘着剤911を積層体全面に塗布し、
焼成する。この水またはアルコール類に可溶な粘着剤911の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等いかなるものでもよい。ここではスピ
10 ンコートで水溶性樹脂(東亜合成製:VL-WSHL10)からなる膜(膜厚30 μ m)を塗布し、仮硬化させたのち本硬化させる。なお、水溶性樹脂を硬化する工程は、仮硬化及び本硬化の2段階に分けて硬化せず、一度に硬化しても良い。次いで、後の剥離を行いやすくするために、金属膜901と酸化物膜902との密着性を部分的に低下させる処理を行う。この工程は、実施例1と同様のものでよい。

15 次いで、両面シート912を用い、水またはアルコール類に可溶な粘着剤911に保持用の基板913を貼り付ける。次いで、実施例1に示すように上記密着性を部分的に低下させた後、上記密着性を部分的に低下させた領域側から剥離させ、金属膜901が設けられているガラス基板900を物理的手段により引き剥がす。本実施例では、酸化タングステン膜915内で、剥離が起きる。なお、酸化物膜90
20 2表面に酸化タングステン膜が残留する場合は、ドライエッチング等で酸化タングステン膜を除去することが好ましい。こうして、酸化物膜902を含む被剥離層951をガラス基板900から分離することができる。

次いで、図9(B)に示すように、接着剤921でプラスチック基板922と酸化物膜902を含む被剥離層951とを接着する。接着剤921としては、両面シート912による保持用の基板913と被剥離層951との密着性よりも、酸化物膜902(及び被剥離層951)とプラスチック基板922との密着性のほうが高いことが重要である。

プラスチック基板922としては、ポリカーボネート基板(PC基板)を用いる。また、接着剤921としては、紫外線硬化型接着剤を用いる。

次いで、両面シート912から保持用の基板913を分離させたのち、両面シート912を水またはアルコール類に可溶な粘着剤911から剥がす。

10 次いで、水を用いて水またはアルコール類に可溶な粘着剤911を溶かして除去する。ここで接着剤が残っていると、不良の原因となるため、ダイオードのカソード電極914に接続されている配線910及び薄膜トランジスタのドレイン電極に接続された配線908の表面を洗浄処理や O_2 プラズマ処理で清浄な表面とすることが好ましい。

15 この後、異方導電性フィルム(ACF: Anisotropic Conductive Film)もしくはフレキシブルプリント基板(FPC: Flexible Printed Circuit)、TAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPを用いて、光センサの表面に露出している配線908、910をそれぞれ信号配線(図10(A)1004)及び電源線(図10(A)の1002)に接続する。

本実施例により形成される蓄電型の光センサの1画素である1ビットの等価回路を図10(A)に示す。図10(A)においては、アノード電極907が電源線1002に

接続され、かつカソード電極914がTFT1003のソース電極に接続されたダイオード1001と、ダイオードに蓄積された光電荷をゲート電極の制御信号による転送スイッチ機能で転送するTFT1003から構成されている。TFTのドレイン電極は信号配線1004に接続され、ダイオードで発生した電荷はTFTを通して信号配線上の容量(図示しない)に転送され、信号配線に接続された読み出し回路(図示しない)で、読み出される。

図10(B)において図10(A)で示した1ビットの等価回路を 3×3 で配列した場合の等価回路を示す。図10(B)を用いて、駆動方法を示す。

まず、シフトレジスタSR1のゲート信号線g1を活性化して1列目の画素の電荷転送用トランジスタT11-T13をオンし、ダイオードSS11-SS13の光電荷を信号配線S1-S3に出力する。次に、シフトレジスタSR2の転送スイッチM1-M3の制御信号を順次アクティブとし、バッファアンプ(Amp)で増幅したSS11-SS13の光電荷を時系列的にVoutにて読み出す。次に、シフトレジスタSR1のゲート信号線g2を活性化する、という手順を繰り返して、各画素、即ちダイオードの光電荷を読み出していく。

本実施例においては、TFTに接続するダイオードのアノード電極907をNi、カソード電極914をITOとしたが、この構造に制限されない。アノード電極907を、透光性を有する導電膜とし、カソード電極914を金属電極としてもよい。この場合、TFTに光が入射すると、TFTに影響を与えるので、シリコン膜の下方部に遮光膜を形成することが好ましい。

また、光センサの表面に露出している配線910、908をそれぞれ電源線(図10(A)の1002)、及び信号配線(図10(A)の1004)に接続するために、異方導電

性フィルムを用いているが、これに限るものではない。実施の形態1に示したような実装方法により接続することも可能である。

以上の工程により、プラスチック基板上に複数の光センサからなる光電変換装置を形成することができる。すなわち、活性領域がポリシリコンを活性領域に有するTFTと活性領域アモルファスシリコンを活性領域に有するダイオードを含む光センサを複数備えた光電変換装置を作製することができる。

本実施例により形成された光電変換装置は、アモルファスシリコン膜で形成されたダイオードとポリシリコン膜で形成されたTFTの増幅素子からなる光センサを複数有しているため、光電変換層(受光層)の面積が狭くても、即ち小型でも微弱な光を検出可能であり、高感度である。また、プラスチック基板上に形成されているため、従来のものと比べて軽量で薄型化が可能である。また、シフトレジスタ等の駆動回路又は電源線との接続に異方導電性フィルムを用いると、プリント基板配線上に設置されたICチップ、駆動回路、電源回路等を構成するパッケージ等の上に設置することができ、光電変換装置の受光面積を拡大すると共に、プリント配線基板の面積を縮小することが可能となる。

[実施例3]

ここでは、プラスチック基板上に、ポリシリコン膜を活性領域に有する半導体素子とアモルファスシリコンを活性領域に有する半導体素子とで構成される集積回路(IC)を有する電子機器、代表的にはICカードを作製する例を図5～図7を用いて説明する。本実施例では、ICカードとして図5に示すようなカード型計算機を用いて説明する。図5(A)は、カード型計算機の上面図、図5(B)は、プラスチック基板上に形成されたカード型計算機のモジュールの上面図である。なお、本実施例

において、プラスチック基板には、キーボードパット503が公知の方法により設けられたものを用いる。図5(A)に示すように電源として太陽電池501を用い、出力部の一部である表示部502にEL表示装置を用い、表示部の駆動回路504、入力部の一部であるキーボードパット503、中央集積回路505(CPU)やメモリー506、太陽電池に接続された電源回路507を有する計算機を及びその作製方法を説明する。

図6に、ICカード、本実施例においてはカード型計算機のブロック図を示す。601は中央処理部(以下、CPUと示す)、602は制御部、603は演算部、604はメモリー、605は入力部、606は出力部、607は電源部である。

10 演算部603と制御部602とを合わせたものが、CPU601であり、演算部603は、加算、減算の算術演算やAND、OR、NOTなどの論理演算を行う算術論理演算部(arithmetic logic unit, ALU)、演算のデータや結果を一時格納する種々のレジスタ、入力される1の個数を数え上げるカウンタなどから成り立っている。

演算部603を構成する回路、例えば、AND回路、OR回路、NOT回路、バッファ回路、またはレジスタ回路などは、TFTで構成することができ、高い電界効果移動度を得るため、連続発振型のレーザー光を用いて結晶化を行った半導体膜をTFTの活性領域として作製すればよい。アモルファスシリコン膜に連続発振型のレーザー光を照射してポリシリコン膜を得る方法を用いてもよいし、アモルファスシリコン膜を加熱してポリシリコン膜を得た後に、連続発振型のレーザー光を照射してポリシリコン膜を得る方法を用いてもよいし、アモルファスシリコン膜に触媒となる金属元素を添加した後、加熱してポリシリコン膜を得た後に連続発振型のレーザー光を照射してポリシリコン膜を得る方法を用いてもよい。本実施例において、演

算部603を構成するTFTのチャンネル長方向とレーザービームの走査方向とを揃える。

制御部602はメモリー604に格納された命令を実行して、全体の動作を制御する役割を担っている。制御部602はプログラムカウンタ、命令レジスタ、制御信号生成部からなる。また、制御部602もTFTで構成することができ、連続発振型のレーザー光を用いて結晶化を行ったポリシリコン膜をTFTの活性領域として作製すればよい。本実施例において、制御部602を構成するTFTのチャンネル長方向とレーザービームの走査方向とを揃える。

メモリー604は、計算を行うためのデータと命令を格納する場所であり、CPUで頻繁に実行されるデータやプログラムが格納されている。メモリー604は、主メモリー、アドレスレジスタ、データレジスタからなる。さらに主メモリーに加えてキャッシュメモリを用いてもよい。これらのメモリは、SRAM、DRAM、フラッシュメモリなどで形成すればよい。また、メモリー604もTFTで構成する場合には、連続発振型のレーザー光を用いて結晶化を行ったポリシリコン膜をTFTの活性領域として作製することができる。本実施例において、メモリー604を構成するTFTのチャンネル長方向とレーザービームの走査方向とを揃える。

入力部605は外部からデータやプログラムを取り込む装置である。出力部606は結果を表示するための装置、代表的には表示装置である。

電源部607は、CPU等を処理するのに必要な電力を供給する装置である。本実施例では、電源部に、太陽電池を含む。なお、太陽電池で形成した電力を蓄える二次電池を有してもよい。エレクトロルミネッセンスディスプレイ(ELディスプレイ)を出力部606の表示装置に用いた場合、消費電力が低いため駆動電力が低

く、電源部の回路及び容量素子をTFTで作製することができる。この場合も、連続発振型のレーザー光を用いて結晶化を行ったポリシリコン膜をTFTの活性領域として作製することができる。本実施例において、電源部を構成するTFTのチャンネル長方向とレーザービームの走査方向とを揃える。

- 5 TFTのチャンネル長方向とレーザービームの走査方向を揃えることによってバラツキの少ないCPUを絶縁基板上に作り込むことができる。また、回路設計や作製工程が複雑になるが、CPU、出力部、メモリー及び電源部を同一基板上に作り込むことができる。表示部においても各画素に配置される複数のTFTのチャンネル長方向とレーザービームの走査方向を揃えることが好ましい。
- 10 以下に、ガラス基板上に形成したカード型計算機のモジュールをキーボードパットが形成されたプラスチック基板上に転写する例を図7に示す。図7は、図5(B)における)(L)-(L)'の断面図である。実施例1と同様に、ガラス基板701上にタングステン膜702を介して酸化シリコン膜703を形成する。このとき、タングステン膜702と酸化シリコン膜703との間に、アモルファス状態の酸化タングステン膜7
- 15 12が2nm～5nm程度形成される。次に、酸化シリコン膜の上に、アモルファスシリコン膜を形成する。この後、公知の方法により、結晶性シリコン膜を形成し、この膜を画素領域751のTFT、画素の駆動回路752のTFT、CPU753のTFT、メモリー755の容量素子等の活性領域に用いる。こののち、公知の手法により、nチャンネル型TFT705、707、709、pチャンネル型TFT704、706、708、容量部71
- 20 0、711、端子部(図示しない)などを形成する。nチャンネル型TFT707とpチャンネル型TFT706、nチャンネル型709とpチャンネル型TFT708をそれぞれ相補的に組み合わせればCMOS回路ができ、CPU、駆動回路等のさまざまな集積回路を構成

することができる。なお、CPU、駆動回路等の活性領域の形成方法には、本実施例で述べたような連続発振型のレーザー光を用いた手法を用いることが好ましい。

次に、電源回路のTFT(図示しない)のドレイン電極に接続される太陽電池72
5 1を電源部754に形成する。具体的には、電源回路のTFTに接続される導電膜722上に、活性領域がアモルファスシリコン723で形成されるダイオードを形成する。なお、本実施例において、太陽電池の下方に太陽電池に接続された容量素子711が形成されている。これは、太陽電池で生じた電気エネルギーを一次的に保持するためのものであり、これを備えることにより使用中に電気エネルギーがなくな
10 ることなく、暗所でも使用することが可能である。

次に、画素領域のスイッチングTFT704のドレイン電極に接続される画素724を形成する。本実施例においては、EL表示装置を表示装置に用いる。なお、液晶表示装置等の公知の表示装置を用いることもできる。

次いで、これらの素子を覆う絶縁膜を形成した後、引き回し配線や出入力端子
15 などを適宜形成する。

次いで、粘着材731(除去可能な粘着剤、例えば水溶性粘着剤、または両面シート)で保持用の基板732を貼り付ける。(図7(A))。

次いで、金属膜702と酸化物膜703との間に、機械的力を加えガラス基板701及びタングステン膜702を酸化シリコン膜703から剥離する。本実施例では、酸
20 化タングステン膜712内で、剥離が起きる。なお、酸化シリコン膜表面に酸化タングステンが残留する場合は、ドライエッチング等で酸化タングステンを除去してもよい。こののち、酸化シリコン膜703表面に接着剤733を介して、キーボードパット

が形成されたプラスチック基板734を固定する。

次いで、粘着剤731を除去することによって保持用の基板732を除去する。

(図7(B))。この後、表面にキーボードの数字や模様が記載されたシール等の保護膜(図示しない)を形成する。こうして、プラスチック基板734上に、結晶性シリコ

- 5 ンを活性領域に有するTFTとアモルファスシリコンを活性領域に有するダイオードを含む集積回路(IC)が完成する。すなわち、プラスチック基板上に、太陽電池で形成される電源部754、画素領域751、画素の駆動回路752、CPU753やメモリー755等を含む集積回路(IC)を有するカード式計算機等のICカードを形成することができる。

- 10 本実施例によって作製されたICカード等の電子機器は、プラスチック基板上に形成されているため、薄く軽量である。また、同一基板上に電源部、入力部、中央処理部、出力部等が形成されているため、複数のパネルを貼り合わせる工程がなく、スループットを向上させることができる。

請求の範囲

1. 第1の基板上に金属膜、絶縁膜及び第1の非晶質半導体膜を順に形成し、

前記第1の非晶質半導体膜を結晶化し、

結晶化された半導体膜を活性領域に用いて第1の半導体素子を形成し、

前記第1の半導体素子上に支持体を接着し、

前記金属膜と前記絶縁膜との間で剥離し、

前記剥離された絶縁膜に第2の基板を接着し、前記支持体を剥離したのち、前記第1の半導体素子上に第2の非晶質半導体膜を形成し、

前記第2の非晶質半導体膜を活性領域に用いる第2の半導体素子を形成することを特徴とする半導体装置の作製方法。

2. 第1の基板上に金属膜、絶縁膜及び第1の非晶質半導体膜を順に形成し、

前記第1の非晶質半導体膜を結晶化し、

結晶化された半導体膜を活性領域に用いて第1の半導体素子を形成し、

第2の非晶質半導体膜を形成し、

前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成し、

前記第 1 の半導体素子及び第 2 の半導体素子上に支持体を接着し、

前記金属膜と前記絶縁膜との間で剥離することを特徴とする半導体装置の作製方法。

3. 第 1 の基板上に金属膜、絶縁膜及び第 1 の非晶質半導体膜を順に形成し、

前記第 1 の非晶質半導体膜を結晶化し、

結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成し、

第 2 の非晶質半導体膜を形成し、

前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成し、

前記第 1 及び第 2 の半導体素子上に支持体を接着し、

前記金属膜と前記絶縁膜との間で剥離し、

前記剥離された絶縁膜に第 2 の基板を接着したのち、前記支持体を剥離することを特徴とする半導体装置の作製方法。

4. 第 1 の基板上に金属膜、絶縁膜及び第 1 の非晶質半導体膜を順に形成し、

前記第 1 の非晶質半導体膜を結晶化し、

結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成し、

前記第 1 の半導体素子上に粘着剤を用いて支持体を接着し、

前記金属膜と前記絶縁膜との間で剥離し、

前記剥離された絶縁膜に接着剤を用いて第 2 の基板を接着し、前記粘着剤を除去して前記支持体を剥離したのち、前記第 1 の半導体素子上に第 2 の非晶質半導体膜を形成し、

前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成することを特徴とする半導体装置の作製方法。

5. 第 1 の基板上に金属膜、絶縁膜及び第 1 の非晶質半導体膜を順に形成し、

前記第 1 の非晶質半導体膜を結晶化し、

結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成し、

第 2 の非晶質半導体膜を形成し、

前記第 2 の非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成し、

前記第 1 の半導体素子及び第 2 の半導体素子上に粘着剤

を用いて支持体を接着し、

前記金属膜と前記絶縁膜との間で剥離することを特徴とする半導体装置の作製方法。

6. 第1の基板上に金属膜、絶縁膜及び第1の非晶質半導体膜を順に形成し、

前記第1の非晶質半導体膜を結晶化し、

結晶化された半導体膜を活性領域に用いて第1の半導体素子を形成し、

第2の非晶質半導体膜を形成し、

前記第2の非晶質半導体膜を活性領域に用いる第2の半導体素子を形成し、

前記第1及び第2の半導体素子上に粘着剤を用いて支持体を接着し、

前記金属膜と前記絶縁膜との間で剥離し、

前記剥離された絶縁膜に接着剤を用いて第2の基板を接着したのち、前記粘着剤を除去することで前記支持体を剥離することを特徴とする半導体装置の作製方法。

7. 請求項1乃至請求項6のいずれか一項において、前記金属膜及び前記絶縁膜の間に金属酸化物が形成されることを特徴とする半導体装置の作製方法。

8. 請求項7において、前記金属膜と前記絶縁膜との間で

の剥離は前記金属膜と前記金属酸化膜との間、前記金属酸化膜内、又は前記金属酸化膜と前記絶縁膜との間で起こることを特徴とする半導体装置の作製方法。

9. 請求項1乃至請求項6のいずれか一項において、前記第1の非結晶質半導体膜及び前記第2の非結晶質半導体膜は水素を含むことを特徴とする半導体装置の作製方法。

10. 請求項1乃至請求項6のいずれか一項において、前記第1の半導体素子は、薄膜トランジスタであることを特徴とする半導体装置の作製方法。

11. 請求項1乃至請求項6のいずれか一項において、前記第2の半導体素子は、ダイオード又は薄膜トランジスタであることを特徴とする半導体装置の作製方法。

12. 請求項1乃至請求項6のいずれか一項において、前記結晶化は前記第1の非晶質半導体膜中の水素を放出または拡散する温度以上で行う加熱処理により行うことを特徴とする半導体装置の作製方法。

13. 請求項1乃至請求項6のいずれか一項において、前記金属膜は、W、Ti、Ta、Mo、Cr、Nd、Fe、Ni、Co、Zr、Zn、Ru、Rh、Pd、Os、Irから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層、またはこれらの金属

または混合物の積層であることを特徴とする半導体装置の作製方法。

14. 請求項1乃至請求項6のいずれか一項において、前記絶縁膜は、酸化シリコン膜、酸化窒化シリコン膜、又は金属酸化膜であることを特徴とする半導体装置の作製方法。

15. 請求項1乃至請求項6のいずれか一項において、前記第2の基板は、プラスチック基板又は有機樹脂部材であることを特徴とする半導体装置の作製方法。

16. 請求項1乃至請求項6のいずれか一項において、前記半導体装置は、光センサ、光電変換素子又は太陽電池を有することを特徴とする半導体装置の作製方法。

17. 粘着剤上に結晶質半導体膜を活性領域に用いる第1の半導体素子及び非晶質半導体膜を活性領域に用いる第2の半導体素子を有することを特徴とする半導体装置。

18. プラスチック基板上に結晶質半導体膜を活性領域に用いる第1の半導体素子及び非晶質半導体膜を活性領域に用いる第2の半導体素子を有することを特徴とする半導体装置。

19. 粘着剤上に結晶質半導体膜を活性領域に用いる第1の半導体素子及び非晶質半導体膜を活性領域に用いる第

２の半導体素子を有し、前記第１の半導体素子及び前記第２の半導体素子は電氣的に接続されていることを特徴とする半導体装置。

２０． プラスチック基板上に結晶質半導体膜を活性領域に用いる第１の半導体素子及び非晶質半導体膜を活性領域に用いる第２の半導体素子を有し、前記第１半導体素子及び前記第２半導体素子は電氣的に接続されていることを特徴とする半導体装置。

２１． 請求項１７または請求項１９のいずれか一項において、前記粘着剤には離型紙が設けられていることを特徴とする半導体装置。

２２． 請求項１７乃至請求項２０のいずれか一項において、前記第１の半導体素子は、薄膜トランジスタであることを特徴とする半導体装置。

２３． 請求項１７乃至請求項２０のいずれか一項において、前記第２の半導体素子は、ダイオード又は薄膜トランジスタであることを特徴とする半導体装置。

２４． 請求項１７乃至請求項２０のいずれか一項において、前記半導体装置は、光センサ、光電変換素子又は太陽電池素子を有することを特徴とする半導体装置。

要約書

本発明は、第 1 の基板上に金属膜、絶縁膜及び非晶質半導体膜を順に形成し、前記金属酸化物膜及び前記非晶質半導体膜を結晶化し、該結晶化された半導体膜を活性領域に用いて第 1 の半導体素子を形成した後、前記第 1 の半導体素子上に粘着材を用いて支持体を接着し、前記金属膜と前記絶縁膜との間で剥離し、前記剥離された絶縁膜に第 2 の基板を接着したのち、前記第 1 の粘着材を除去して前記支持体を剥離し、前記第 1 の半導体素子上に非晶質半導体膜を形成し、該非晶質半導体膜を活性領域に用いる第 2 の半導体素子を形成することを特徴とする。